

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-293934

(43)Date of publication of application : 30.11.1988

(51)Int.Cl.

H01L 21/66

G01R 31/26

(21)Application number : 62-128181

(71)Applicant : HITACHI LTD

(22)Date of filing : 27.05.1987

(72)Inventor : AKIBA YUTAKA

TANAKA MINORU

KASUKABE SUSUMU

OKUBO MASAFUMI

TAKAGI RYUICHI

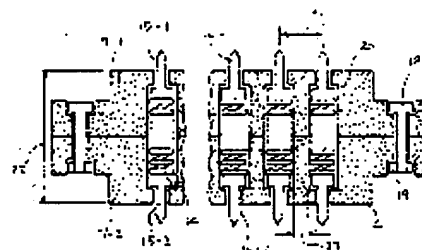
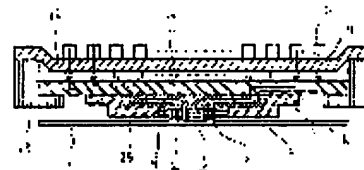
(54) INSPECTION EQUIPMENT FOR SEMICONDUCTOR ELEMENT

(57)Abstract:

PURPOSE: To make the melting of a solder ball unnecessary, and enable a high density multi-pin configuration, by forming the head part of a probe card with movable electrode pin having a spring, forming the movable electrode pin by applying the combination of the electrode pin and the coil spring to a basic element, and unifying them in a body by using a substrate having a plurality of through holes to retain them.

CONSTITUTION: A movable electrode pin 9 of a head part 4 is constituted of a coil spring 14 and electrode pins 15-1, 16-2.

The pins have the same shape and are arranged in the upper part and the lower part. These are retained in a unified body, by an upper and a lower rigid substrates 17 provided with a plurality of through holes having a step difference. The upper and the lower rigid substrates are fixed at the end-portion by a bolt 18 and a nut 19 so as to be capable of exchanging the pins. Through the movable electrode pin 9, a high speed electric signal is transmitted and received between a chip 5 and a multilayer thick film substrate 5 for enlarging pitch. In order to decrease the inductance component of the coil spring 14, the inner wall surface 20 of the through hole 16 having a step difference of the rigid substrate 17 is metallized with Ni and Au. As the material of the rigid substrate 11, glass ceramic of low permittivity in which fine etching process is facilitated, is used.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

2004-03-09 9:20 오전

④ 日本国特許庁(JP)

⑤ 特許出願公開

⑥ 公開特許公報(A) 昭63-293934

⑦ Int. Cl.

識別記号

庁内整理番号

⑧ 公開 昭和63年(1988)11月30日

H 01 L 21/86

B-6851-5F

G 01 R 31/26

J-7359-2G

審査請求 未請求 発明の数 1 (全4頁)

⑨ 発明の名称 半導体素子検査装置

⑩ 特 願 昭62-128181

⑪ 出 願 昭62(1987)5月27日

⑫ 発 明 者 秋 庭 豊 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

⑬ 発 明 者 田 中 佳 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

⑭ 発 明 者 春日 部 道 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

⑮ 発 明 者 大久保 雅 史 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

⑯ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑰ 代 理 人 弁護士 小川 勝男 外1名

最終頁に続く

압제
호중

明 細 書

(産業上の利用分野)

1. 発明の名称

本発明は、高電圧多ピン用の半導体素子検査装置に係り、特に半導体素子の電極との接触信頼性を確保するのに好適な半導体素子検査装置に関する。

半導体素子検査装置

(従来の装置)

2. 特許請求の範囲

従来の装置は、特開昭 55-71127号公報のようになり、内部に導電部、電極部を有する多角形検査板からなるプローブカードを用い、このプローブカードに設けたシンクメタンの突起電極により、半導体素子の電極と電気的、機械的に接触を行っていた。これらの電極間の接触は、プローブカードの突起電極から熱を加えてはんだボールを形成させて行っていた。

1. 半導体素子の電極に対応する位置に配置される電極ピンを有するプローブカードのヘッド部が、上記電極ピンとコイルバネ、及びこれらの組合せを基本要素とする可動電極ピンを支持するための該装置の通孔を有する一体形基座の基座とで構成され、上記ヘッド部の電極ピンより上記半導体素子の電極と電気的、機械的に接触させて、検査のための信号の收受を行なうようにしたことを特徴とする半導体素子検査装置。

(発明が解決しようとする課題)

2. コイルバネの長手方向の両端を同一の電極ピンではさみ込む構造を基本要素とし、上記ヘッド部の上面と下面の両面に上記電極ピンを配置した構造を特徴とする特許請求の範囲第1項記載の半導体素子検査装置。

上記従来技術は、半導体素子のはんだ層によりはんだの一角が突起電極に付着する点について配慮されておらず、プローブカードの突起電極について問題があった。更に、半導体素子の電極が、はんだボールのないノリライズ面のみで形成

3. 発明の詳細な説明

-155-

2004-03-09 9:20 오전

특허청 U3-293934 (2)

されている場合についても配慮されておらず、ブローブカードの運用電圧が限定されるという問題があった。

本発明の目的は、半導体素子の電極形状によらず電極部の信頼性を確保できる高密度多ピン用の半導体素子検査装置を提供することにある。

【問題点を解決するための手段】

上記目的は、ブローブカードのヘッド部をスプリングを有する可動電極ピンで形成し、かつ（高密度多ピン化を実現するため）上記可動電極ピンを電極ピンとコイルパネの組合せを基本要素として形成し、これらを支持するための複数の通孔を有する基盤を用いて一体部とすることにより、達成される。

【作用】

半導体素子のはんだボール電極にコイルパネを有する可動電極ピンを接触させることにより、はんだボールを弾き飛ばさる必要がなく、電極ピンへのはんだ付着がなくとも信頼性が向上する。更に、はんだボールの飛沫・スライズ等のみの

害害に對しても適用可能となり、ブローブカードの適用範囲が広がる。

一方、ブローブカードの先端部に形成される可動電極ピンのピッチは、電極ピンとコイルパネの組合せからなる基本要素を連続上支持するために必要な個々の内蔵式支持体を全て除去し、複数の通孔を有する一体形の剛性基盤を用いて支持することにより減少させることができる。これにより、高密度多ピン化を容易に実現できる。

【実施例】

以下、本発明の一実施例を説明する。

図1図は、半導体ウェーハ1の1チップ2エリア上に形成されたはんだボール11K、ヘッド部4、ピッチ拡大用多層印刷基板1、基板1、及びピッチ拡大用多層印刷基板1から形成されるブローブカード(4, 5, 6, 7)をヘッド部4に付けられた可動電極ピン12により、電極的、機械的に接触させた部分を示す半導体素子検査装置の断面図を示す。ブローブカードは、チップ2(図示せず)との接触の受入れを行う剛性コネクタ

10、及びピッチ拡大用多層印刷基板1の表面に付けられた電極パターン(図示せず)と電極的、機械的に接触させる剛性コネクタコンタクト

22(11)を介して電極的に接続されている。この時、ブローブカードは、支持基板12を挟み込むことにより形成される。更に、ブローブカードのヘッド部4は、接触時において電極12を取りはずして交換される。

図1図は、上記したヘッド部4の断面図を示す。可動電極ピン12(14, 15)は、コイルパネ14と上下に形成した同一形状の電極ピン15-1、15-2で形成され、複数の通孔16を有する上下2枚のリジッド基板17により一体部として支持されている。この時、上下2枚のリジッド基板はピン交換等が可能となるように接触部においてギョット18、ナット19により固定されている。

電気特性については、上記ヘッド部4の可動電極ピン12を通して、チップ2とピッチ拡大用多層印刷基板1との間に高電圧電位の授受が行なわ

れる。コイルパネ14のインダクタンス成分を減少させるためリジッド基板17の通孔16の内径20を、小径でノライズしてある。この時リジッド基板17の材質は、樹脂エポキシ加工が容易で、かつ低誘電率のガラスセラミックである。電極ピン15間のピッチ21とヘッド部4のピッチ22は、高電圧電位の放電ひずみ等に影響を与える。そこで一定のピッチ21Kに対しては、可動電極ピン12を弾力化して内径20のギャップ23を大きくし、かつリジッド基板17の厚さ22で固定される可動電極ピン12の長さを小さくすることにより、上記した放電ひずみ等に与える影響を小さくしている。特に、可動電極ピン12は、剛性コイルパネ14と電極ピン15を支持するための支持体(図示せず)が必要であり、多ピン化を図る場合、互に各支持体を与えるためのもう一つの支持体(図示せず)が必要となる。そこで、ヘッド部4では、上記2種類の支持体を放電ひずみ通孔16を有するリジッド基板17より形成し、ギャップ23を大きくすることにより高電圧電位を逃している。ヘッ

2004-03-09 9:20 오전

특허청 63-293934 (3)

도 4의 층상212는, 가동전압빈도가適正な周波수를有.はんだポンプ3との共振周波数を有することができる構造で出来ただけ小さくされている。

リジッド基板17の材質としては、ガラスセラミックス等の絶縁体以外に銅板、アルミ等の導体を使用することもできる。この場合、可動電極ビン9間の絶縁をとるため、リジッド基板17に形成された内導層20の表面に絶縁皮膜を形成する必要がある。

図3図は、ビッチ拡大用多層導線基板5の断面構造を示す。ビッチ拡大用多層導線基板5は、アルミナ絶縁層24の中央インダクション等からなる導体材料で電極部25、電極部26が形成され、さらに上下面には一面の電極部25と連続されたグラウンドパターン27、28と、電極部25、電極部26と連続された電極パターン29、30が形成されている。上記したグラウンドパターン27、28、電極パターン29、30上には、Al、Moのメタライズが施され(図示せず)、ピン接続やはんた溝壁に対する保護膜を向上させている。特に、上面

に形成された電極パターン29では、ビッチ拡大用多層プリント基板7と電気的接続を行なうため4μm(又は共振点はんた)を介してリード端子32が接続される。この時、下面に形成された電極パターン30間のビッチ33の長さは、上面に形成されたリード端子32間のビッチ34の長さの拡大(10倍程度)されている。一方、電極部25は、高周波電磁波の授受を行なうため電極部26、グラウンドパターン27、28をレクタングル角としてストリップ線路又はマイクロストリップ線路となっており、一定の特性インピーダンスを有している。同様に、ビッチ拡大用多層プリント基板7(減1面に示す)も、反射波等による成りひずみを生じないようにするため、一定の特性インピーダンスを有している。

図4図は、ビッチ拡大用多層導線基板5の下面(ヘッド部4側)の平面図である。電極パターン30は、ヘッド部4の電極ビン15-1(図2図に示す)の配置に合わせて中央部に形成される。この電極パターン30の周辺には、高周波電磁波の放射

ひずみを防止するため一定のギャップを設けてグラウンドパターン28が形成されている。グラウンドパターン28の外周部4周辺には、各電極部26-1、26-2、26-3(図3図は、3極の場合)に対応する電極パターン35-1、35-2、35-3が形成され、高周波電磁波に対してグラウンドパターン28と連続状態となるようにバイパスコンデンサ36-1、36-2、36-3が接続されている。これにより、電磁インピーダンス(インダクタンス分)を減少させて、電極部25の高周波電磁波に及ぼす影響の割合を小さくしている。

(発明の効果)

本発明によれば、はんたボールの構造が不要で高周波多ピン化ができる可動電極ビンを形成できるプローブカードのヘッド部を提供できるので、半導体素子のはんたボール電極との接触信頼性を向上できると共に、はんたボールのないメタライズ層のみの電極に対しても適用することができる。

4. 図面の簡単な説明

図1図は、本発明に係る半導体検査装置の断面図

図、図2図は、第1図におけるヘッド部を拡大した断面図、図3図は、第1図のビッチ拡大用多層導線基板5を具体的に示す断面図、図4図は、第1図を下方からみたときの平面図である。

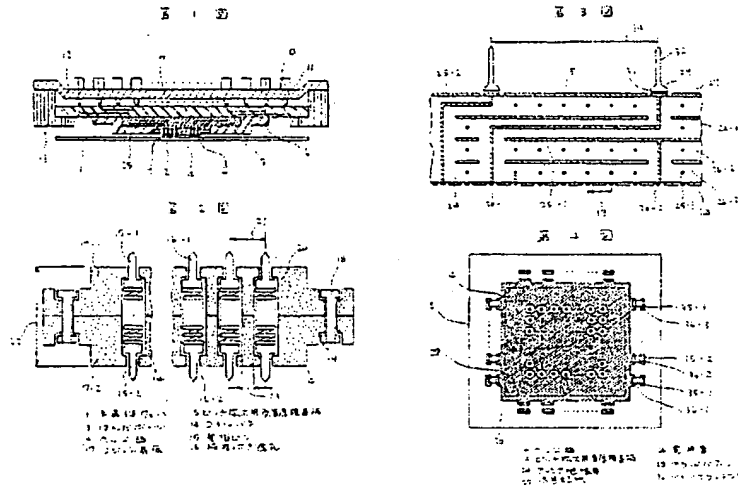
- 1-半導体ウエハ 3-はんたボール
- 4-ヘッド部
- 5-ビッチ拡大用多層導線基板
- 14-コイルバネ
- 16-試料保持部
- 17-リジッド基板

代理人 弁護士 小川 勝 男

[첨부그림 6]

2004-03-09 9:20 오전

특허청 03-2003034 (4)



제1면의 배

발명명: 東京都豊島区今井2226番地 株式会社日立製作所テクノロジ
 開発センター内